

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-247856

(43)Date of publication of application : 30.08.2002

(51)Int.Cl.

H02M 7/48
G01R 19/165

(21)Application number : 2001-043820

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 20.02.2001

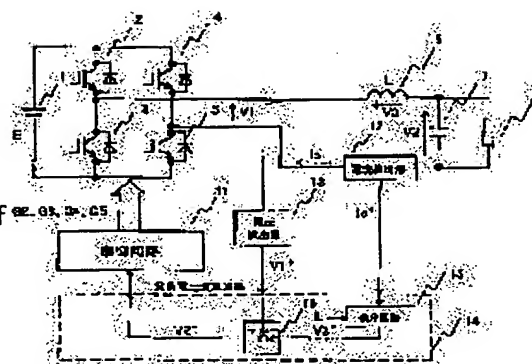
(72)Inventor : KOBAYASHI NORIYUKI
KONISHI YOSHIHIRO

(54) LOAD VOLTAGE DETECTOR FOR INVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To indirectly detect the voltage of a load, since high-voltage noises are superposed on a detection signal, if the load voltage becomes high, and a malfunction caused by this occurs in some cases, when the voltage of the load driven by an inverter is detected and transmitted to an inverter controller.

SOLUTION: A value obtained by multiplying a value corresponding to the inductance of a reactor 6 with the differentiated value of a detected output current value of the inverter is subtracted from a detected output voltage of the inverter, or from a computed output voltage value of the inverter.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-247856

(P 2002-247856 A)

(43) 公開日 平成14年8月30日 (2002. 8. 30)

(51) Int. Cl. 7

識別記号

F I

テーマコード* (参考)

H 0 2 M 7/48

H 0 2 M 7/48

E 2G035

G 0 1 R 19/165

G 0 1 R 19/165

J 5H007

審査請求 未請求 請求項の数 2

O L

(全 5 頁)

(21) 出願番号 特願2001-43820 (P2001-43820)

(22) 出願日 平成13年2月20日 (2001. 2. 20)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 小林 宣之

神奈川県川崎市川崎区田辺新田1番1号 富

士電機株式会社内

(72) 発明者 小西 義弘

神奈川県川崎市川崎区田辺新田1番1号 富

士電機株式会社内

(74) 代理人 100075166

弁理士 山口 巖 (外2名)

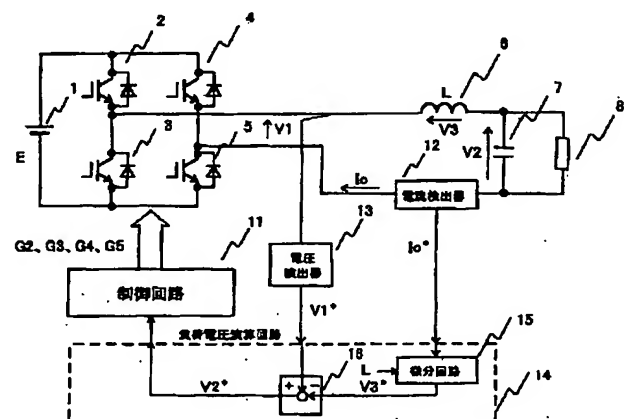
最終頁に続く

(54) 【発明の名称】 インバータ負荷電圧検出器

(57) 【要約】

【課題】 インバータで駆動される負荷の負荷電圧を検出してインバータ制御装置に伝送する場合に、負荷電圧が高電圧になると検出信号に高電圧ノイズが重畳され、これが原因となって誤動作が生じることがあるため、負荷電圧を間接的に検出できるようにしたい。

【解決手段】 インバータの出力電流検出値を微分してインダクタンス分を乗算したものをインバータ出力電圧検出値から差し引くか、インバータ出力電圧の演算値から差し引くようにする。



【特許請求の範囲】

【請求項 1】 直流電源の正負間に半導体スイッチを複数個直列接続した直列回路を一個または複数個接続し、前記半導体スイッチのオン・オフ動作により直流電圧を交流電圧パルスに変換するインバータと、このインバータの出力に接続されたリアクトルと負荷との直列回路と、前記半導体スイッチのオン・オフを制御する制御回路とからなる電力変換装置において、インバータ出力電圧検出器と、インバータ出力電流検出器と、前記インバータ出力電流検出器により検出したインバータ出力電流検出値を微分する微分回路と、前記インバータ出力電圧検出器により検出したインバータ出力電圧検出値から前記微分回路の出力値を減算する減算器とからなる負荷電圧演算回路と、を設けたことを特徴とするインバータ負荷電圧検出器。

【請求項 2】 直流電源の正負間に半導体スイッチを複数個直列接続した直列回路を一個または複数個接続し、前記半導体スイッチのオン・オフ動作により直流電圧を交流電圧パルスに変換するインバータと、このインバータの出力に接続されたリアクトルと負荷との直列回路と、前記半導体スイッチのオン・オフを制御する制御回路とからなる電力変換装置において、前記半導体スイッチのオン・オフ信号に基づいてインバータ出力電圧の極性判別信号を出力するインバータ出力電圧極性判別回路と、直流電源の直流電圧検出値と前記インバータ出力電圧極性判別回路の出力とを乗算する乗算器とからなるインバータ出力電圧検出回路と、インバータ出力電流検出器と、前記インバータ出力電流検出器により検出したインバータ出力電流検出値を微分する微分回路と、前記インバータ出力電圧検出回路により検出したインバータ出力電圧検出値から前記微分回路の出力値を減算する減算器とを備えた負荷電圧演算回路と、を設けたことを特徴とするインバータ負荷電圧検出器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、直流電源の正負間に半導体スイッチを複数個直列接続した直列回路を一個または複数個接続し、前記半導体スイッチのオン・オフ動作により直流電圧を交流電圧パルスに変換するインバータにおいて、負荷電圧を直接測定せず間接的に測定するためのインバータ負荷電圧検出器に関する。

【0002】

【従来の技術】 インバータの出力電流や出力電圧を、負荷が要求する電流や電圧に見合う値に制御するためには、負荷電流や負荷電圧を正確に把握することが必要である。ところが、インバータで駆動される負荷が、直列接続されたリアクトル等によってインバータ出力電圧よりも高い電圧に曝される場合には、負荷電圧の検出値をインバータ側に伝送する信号線に高電位に基づくノイズが重畳されてしまう。

【0003】 これを図面にて説明すると、図 3 は従来のインバータ負荷電圧検出方式を示すもので、直流電源 1 の正負間にトランジスタと逆並列ダイオードとで代表される半導体スイッチ 2 および 3 ならびに 4 および 5 がそれぞれ直列接続された上で並列接続されてインバータが形成されている。

【0004】 このインバータには直列共振回路を構成するリアクトル 6 およびコンデンサ 7 と負荷 8 が接続され、負荷 8 には直列共振に基づく高電圧が印加されるようになっている。一般にインバータ出力電圧よりも高い値となる負荷電圧 V_2 は電圧検出器 21 によって検出され、負荷電圧検出値 V_2^* として制御回路 11 に与えられて、負荷電圧が所望の値となるように制御回路 11 から制御パルス信号 G_2 、 G_3 、 G_4 および G_5 が半導体スイッチ 2～5 にそれぞれ供給される。

【0005】 半導体スイッチ 2 と 3 または 4 と 5 は、その両方がオフ (OFF) となるいわゆるデッドタイムを挟んで交互にオン (ON) となる。図 4 に示すように半導体スイッチ 2 の制御パルス信号 G_2 と半導体スイッチ 5 の制御パルス信号 G_5 が ON のとき、インバータ出力端には正の電圧 $+E$ が出力され、逆に半導体スイッチ 4 の制御パルス信号 G_4 と半導体スイッチ 3 の制御パルス信号 G_3 が ON のとき、インバータ出力端には負の電圧 $-E$ が出力される。

【0006】 負荷電圧 V_2 を直流電源や負荷の変動に関わらず所望の電圧値に保つために、多くの場合負荷から離れた位置に設置される制御回路 11 は、負荷の近傍に設置された電圧検出器 21 から負荷電圧検出値を得て、これと負荷電圧基準値とを比較してその差に基づく制御パルス信号を出力する。

【0007】

【発明が解決しようとする課題】 ここで問題となるのは、検出する負荷電圧 V_2 が高圧である場合、負荷電圧検出値を制御回路に伝送する信号線は高圧部分に近接して配線せざるを得ないために、高圧部分から発生する電磁界の影響を受けて検出信号に誘導ノイズが生じ、これにより制御装置が誤動作するおそれがあることである。

【0008】 そこで、本発明の課題は、冒頭に述べた様式のインバータにおいて、高電圧に影響されることなく負荷電圧を検出することのできる装置を提供することにある。

【0009】

【課題を解決するための手段】 この発明によれば、前記課題は負荷電圧を直接検出せずに、インバータ側で演算により求めることにより達成される。

【0010】 より具体的にいうならば、この出願の請求項 1 に記載の発明によれば、直流電源の正負間に半導体スイッチを複数個直列接続した直列回路を一個または複数個接続し、前記半導体スイッチのオン・オフ動作により直流電圧を交流電圧パルスに変換するインバータと、

このインバータの出力に接続されたリアクトルと負荷との直列回路と、前記半導体スイッチのオン・オフを制御する制御回路とからなる電力変換装置において、インバータ出力電圧検出器と、インバータ出力電流検出器と、前記インバータ出力電流検出器により検出したインバータ出力電流検出値を微分する微分回路と、前記インバータ出力電圧検出器により検出したインバータ出力電圧検出値から前記微分回路の出力値を減算する減算器とからなる負荷電圧演算回路とを設けることにより、前記の課題は解決できる。

【0011】また、この出願の請求項2に記載の発明によれば、上記した電力変換装置において、前記半導体スイッチのオン・オフ信号に基づいてインバータ出力電圧の極性判別信号を出力するインバータ出力電圧極性判別回路と、直流電源の直流電圧検出値と前記インバータ出力電圧極性判別回路の出力とを乗算する乗算器とからなるインバータ出力電圧検出回路と、インバータ出力電流検出器と、前記インバータ出力電流検出器により検出したインバータ出力電流検出値を微分する微分回路と、前記インバータ出力電圧検出回路により検出したインバータ出力電圧検出値から前記微分回路の出力値を減算する減算器とを備えた負荷電圧演算回路とを設けることによっても、前記課題を解決することが可能である。

【0012】

【発明の実施の形態】図1は請求項1記載の発明における実施の形態を示す回路接続図である。図3におけるのと同じ回路要素には同一の記号ないし符号を付し、説明の重複を避ける。12はインバータの出力電流検出器であり、これにより検出された出力電流 I_o の検出値 I_o^* と、インバータ出力電圧検出器13により検出されたインバータ出力電圧 V_1 の検出値 V_1^* とが、負荷電圧演算回路14に入力される。

【0013】負荷電圧演算回路14は、微分回路15と減算器16とを備え、微分回路15ではインバータ出力電流検出値 I_o^* の微分を行い、この微分値にリアクトル6のインダクタンス L に相当する値を乗算することにより、

$$V_3^* = L (dI_o^* / dt) \quad (1)$$

なる式で表されるリアクトル6の端子電圧 V_3^* を算出する。

【0014】減算器16は、インバータ出力電圧検出値 V_1^* から上記のリアクトル端子電圧の算出値 V_3^* を減算することにより、

$$V_2^* = V_1^* - V_3^* \quad (2)$$

なる式で表される負荷電圧 V_2 を算出する。

【0015】電流検出器12の検出値や電圧検出器13の検出値は、たかだかインバータの出力電圧レベルの電位しか持たず、負荷側の高電位の影響を受けないので、これらの検出値から演算により求められた負荷電圧算出値も、高電圧ノイズなどの影響を受けることが無い。

【0016】図2は請求項2に記載の発明における実施の形態を示す回路接続図である。図1および図3と同一の回路要素には同一の符号ないし記号を付し、説明の重複を避ける。図2の回路で図1の回路と異なる点は、インバータの出力電圧を検出する電圧検出器13の代わりに、直流電圧を検出する電圧検出器17とインバータ電圧検出回路18を設けた点である。

【0017】インバータ電圧検出回路18は、インバータ出力電圧極性判別回路19と乗算器20からなる。インバータ出力電圧極性判別回路19は、図4に示す制御パルス信号 G_2 と G_5 が共に半導体スイッチ2と5をオンにする信号レベルである場合に+1Vを出力し、制御パルス信号 G_3 と G_4 が共に半導体スイッチ3と4をオンにする信号レベルである場合に-1Vを出力し、これら以外の場合は0Vを出力する。

【0018】インバータ出力電圧極性判別回路19の出力と電圧検出器17により検出した直流電圧の検出値 E^* とを乗算器20にて乗算することにより、インバータ出力電圧 V_1^* が求められる。

【0019】負荷電圧演算回路14は、インバータ出力電流検出値 I_o^* と上記インバータ出力電圧検出値 V_1^* から前述の式(2)に基づく演算を行って負荷電圧 V_2^* を算出しこれを制御回路11に与える。

【0020】

【発明の効果】以上の通り、この発明によれば、高電位となる負荷側の測定値を低電位の制御回路側まで伝送することなしに負荷電圧の推定を行うことができるので、誘導ノイズなどによる誤動作の可能性を少なくすることが可能となる。

【図面の簡単な説明】

【図1】請求項1の発明における実施の形態を示す回路接続図

【図2】請求項2の発明における実施の形態を示す回路接続図

【図3】従来技術における回路接続図

【図4】インバータを構成する半導体スイッチの動作タイムチャート

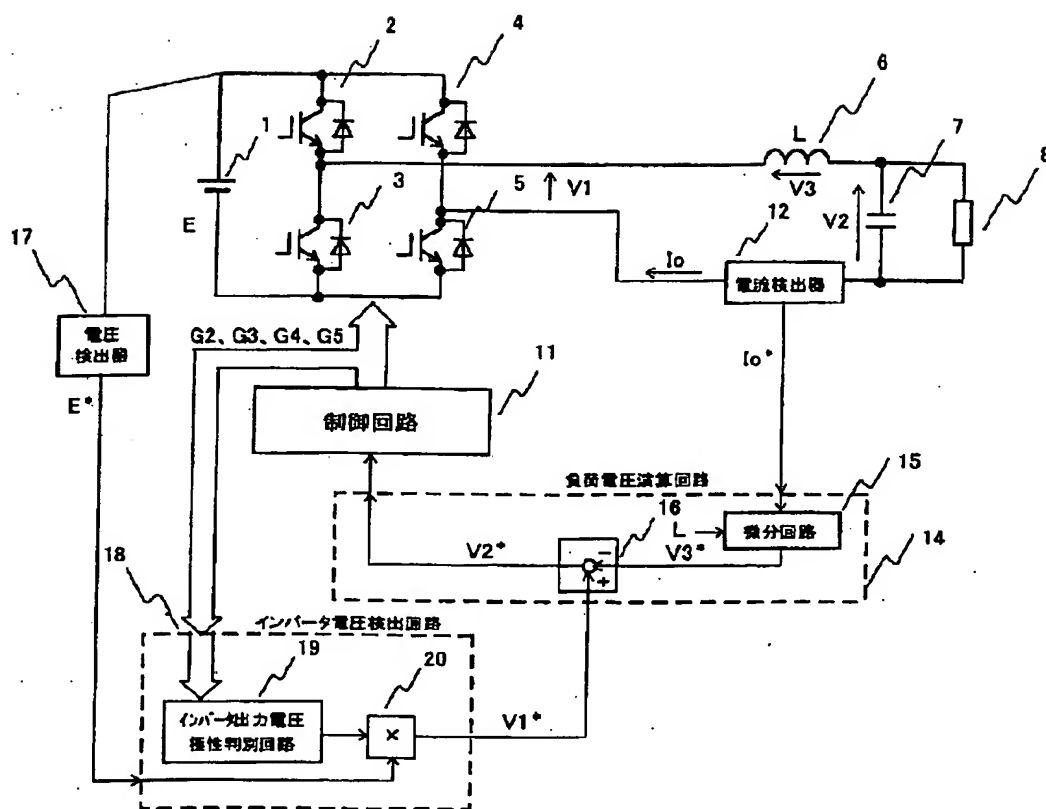
【符号の説明】

1	直流電源
2～5	半導体スイッチ
6	リアクトル
7	コンデンサ
8	負荷
11	制御回路
12	電流検出器
13	電圧検出器
14	負荷電圧演算回路
15	微分回路
16	減算器
17	電圧検出器

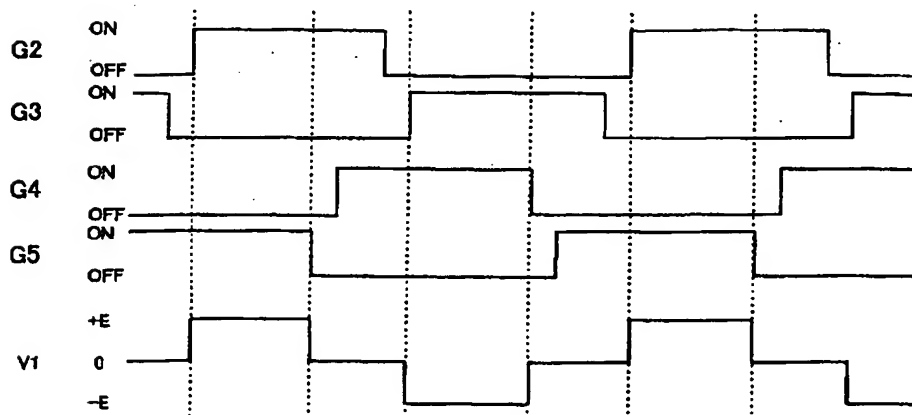
21 電圧検出器
G2～G5 制御パルス信号

Figure 1 is a schematic diagram of a power supply system. It features a DC voltage source E connected to a four-quadrant converter consisting of four transistors (1, 2, 3, 4). The converter's output is connected to a load (6) through an inductor L . The load current is I_o . The output voltage is V_2 . A feedback loop (7) is connected to the output voltage V_2 and the load current I_o . The feedback signal V_2^* is sent to a voltage detector (21) and a control loop (11). The control loop outputs control signals $G_2, G_3, G_4,$ and G_5 to the converter.

【図2】



【図4】



フロントページの続き

Fターム(参考) 2G035 AA27 AB02 AC01 AC16 AD02
 AD04 AD13 AD18 AD20 AD22
 AD31 AD57
 5H007 AA01 AA12 CA01 CB02 CB05
 CC09 DB02 DC02 DC05